

DERWENT-ACC-NO: 2001-044104
DERWENT-WEEK: 200106
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Optical waveguide configuration over silicon substrate that accommodates optical element nearby, trims waveguide outer cladding edgewise by etching to direct light entry

PATENT-ASSIGNEE: OKI ELECTRIC IND CO LTD[OKID]

PRIORITY-DATA: 1999JP-0114314 (April 22, 1999)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 2000304956	November 2, 2000	N/A	007	G02B 006/13

A

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP2000304956A	N/A	1999JP-0114314	April 22, 1999

INT-CL (IPC): G02B006/122; G02B006/13 ; G02B006/30

ABSTRACTED-PUB-NO: JP2000304956A

BASIC-ABSTRACT: NOVELTY - The core layer (6) over the height adjusting layer (5) is trimmed to keep the raised platform free. The outer cladding (8) is likewise edge trimmed so that light from an optical element mounted over the platform enters the core layer from right side. The side face etching of the outer cladding forms a lens-like profile locally.

USE - Optical integrated circuitry with optical elements e.g. laser diodes etc, built next to light waveguides over common substrate is gaining in prominence in high density optical transmissions.

ADVANTAGE - Helps to cut down optical losses substantially while employing relatively simple manufacturing processes.

DESCRIPTION OF DRAWING(S) - The figure shows the process sequence illustrating operations involved in trimming of outer cladding.

Height adjusting layer 5

Core layer 6

Outer cladding 8

CHOSEN-DRAWING: Dwg.2/7

TITLE-TERMS:

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-304956

(P2000-304956A)

(43)公開日 平成12年11月2日(2000.11.2)

(51)Int.Cl. ⁷	識別記号	F I	テームコード(参考)
G 0 2 B	6/13	G 0 2 B	M 2 H 0 3 7
	6/122	6/30	2 H 0 4 7
	6/30	6/12	B

審査請求 未請求 請求項の数2 OL (全 7 頁)

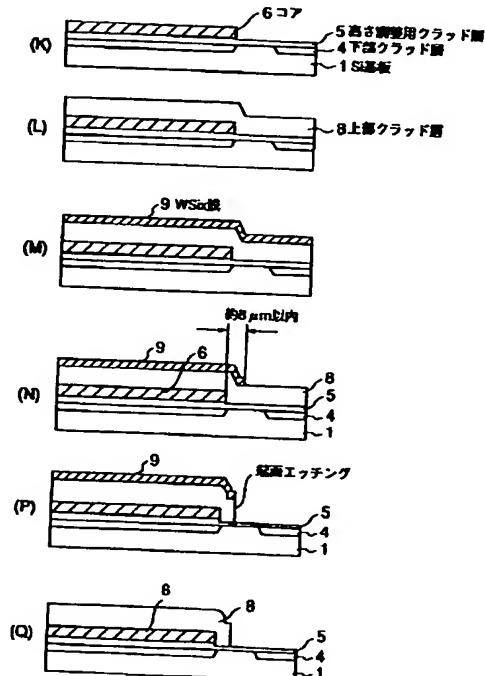
(21)出願番号	特願平11-114314	(71)出願人	000000295 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
(22)出願日	平成11年4月22日(1999.4.22)	(72)発明者	鶴岡 泰治 東京都港区虎ノ門1丁目7番12号 沖電気 工業株式会社内
		(74)代理人	100089033 弁理士 大西 健治
		Fターム(参考)	2H037 BA23 BA24 CA12 CA34 DA06 DA12 2H047 KA04 KA15 MA03 MA05 MA07 PA01 PA24 TA32 TA43

(54)【発明の名称】 光導波路装置の製造方法および光導波路装置

(57)【要約】

【課題】 光接続損が実用上十分小さく、かつ製造が容易な光導波路装置を提供する。

【解決手段】 コア6とクラッド層4, 5, 8とからなる光導波路とプラットフォーム上に搭載される光素子との光接続構造を有する光導波路装置の製造方法において、光導波路のコア6をパターン化する際にコア端部をプラットフォーム3の平坦面の端部近傍に位置付けておき、上部クラッド層8を形成した後、コア6の突起の影響がなくなった上部クラッド層8の平坦部をエッチングして端面を形成し、コア6への光の出し入れを上部クラッド層8を介して行う構造とする。これにより、光導波路の端面形成に必要なエッチング時間を短縮する。



【特許請求の範囲】

【請求項1】 光素子が搭載されるプラットフォームを有する基板と、当該基板の前記プラットフォームを除く所定領域上に積層された下部クラッド層と、前記プラットフォームを含み前記下部クラッド層上に積層された高さ調整用クラッド層と、からなる基板積層体を作製する工程と、

当該基板積層体上にコア層を形成した後、当該コア層をエッチングしてパターン化することによって、前記プラットフォームの端部近傍に、1つの端部を有するコアを形成する工程と、

当該コアの前記端部近傍の一部領域を残して、前記プラットフォーム上の上部クラッド層の全部および高さ調整用クラッド層の少なくとも一部を、垂直にエッチング除去する工程と、を含み、

前記プラットフォーム上に光素子が搭載され、かつコア部への光の出し入れを前記上部クラッド層を介して行うようにされた構造の光導波路装置を製造する、ことを特徴とした光導波路装置の製造方法。

【請求項2】 溝の端部が傾斜面となるV溝が形成された基板と、下部クラッド層とコアと上部クラッド層とからなり前記V溝の長手方向に延在して前記基板上に形成された光導波路と、前記基板の前記V溝に固定された光ファイバとを備え、前記基板の前記傾斜面の領域で前記光導波路の端部と前記光ファイバの端部とを対向させて光接続されるようにされた光導波路装置において、前記光導波路の前記端部に、当該端部を2次元レンズ形状で囲む、前記上部クラッド層のクラッド領域が設けられている、ことを特徴とした光導波路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光導波路装置の製造方法および光導波路装置に関し、特に、光導波路と光素子との光接続構造を有する光導波路装置の製造方法、および光導波路とファイバとの光接続構造を有する光導波路装置に関する。

【0002】

【従来の技術】平面型の光導波路を有する光導波路装置を小型高性能化し、更に、低コスト化するためには、レーザダイオードなどの発光素子やホトダイオードなどの受光素子を光導波路を持つ基板上に搭載することが必須である。そのためレーザダイオードのヒートシンクの機能を備え、レーザダイオードの活性層位置と基板上に形成された導波路コアとを同じ高さに位置合わせするため、シリコン(Si)基板上に凸状に形成されたプラットフォームを作製することが行われている。この方法では、Si基板をアルカリ等のエッチング液を用いて異方性エッチングを行い、選択的に一部分のプラットフォーム部を残した構造の基板を作り、その上に石英光導波路を形成し、最後に、このプラットフォーム上にレーザダイ

オードを実装し、電気配線する例が多い。レーザダイオードをプラットフォーム上に搭載する場合は、コアおよびコアを囲む上部クラッド層をレーザダイオード設置位置の直前で基板表面に対して垂直にエッチングして垂直壁を形成し、コアにレーザダイオードからの光信号を導入する構成になっている(例えば、文献「PLCを用いたハイブリッド光集積技術、電子科学、1995年7月、97~100頁」参照)。

【0003】また、光導波路とファイバとの光接続構造においては、一般に、光ファイバを固定するためにSi基板のV溝を採用し、また、V溝を形成する場合は、Si基板の表面を結晶面で(100)として、V溝の壁を(111)面とする異方性エッチングを用いるが、その際、V溝端部にも傾斜を持つ面が現れ、光ファイバ端部がこの傾斜手前で止まり光導波路コアの端部から30~40μm離れることになり、そのままでは、光接続損を0.2dB以下にはできないため、光導波路と光ファイバの接合部において、ダイシングソウによる切り出しまたはドライエッチングによって、Si基板に垂直壁を持つ凹型の溝を設けていた(例えば、特開平1-126608号公報参照)。

【0004】

【発明が解決しようとする課題】光導波路との接続部における光接続損の実用上の一応の目標は、0.2dB程度以下である。光導波路と光素子との光接続構造において、コアおよび上部クラッド層に垂直壁を形成する従来の場合は、光接続損は十分小さく抑えることができるけれども、コアを含めて石英膜をエッチングする必要があるため、マスク材が厚くなるためマスク材のエッチングに時間がかかり、石英膜エッチング時間も長くなり、更に、エッチング精度にバラツキが生じる問題があった。また、光導波路とファイバとの光接続構造において、垂直壁を持つ凹型の溝を設ける従来の場合、光接続損は十分小さく抑えることができるけれども、ダイシングソウによる凹型溝形成は、各導波路毎に個別に行う必要があるため量産に向かず、ドライエッチングによると長時間を要するという問題があった。したがって、本発明の目的は、比較的短時間のエッチング時間によって光導波路装置が得られる製造方法を提供することにある。また、光接続損が実用上十分小さく、かつ製造が容易な光導波路装置を提供することにある。

【0005】

【課題を解決するための手段】請求項1記載の発明は、光導波路と光素子との光接続を行う光導波路装置の製造方法に関するものであり、光素子が搭載されるプラットフォームを有する基板と、この基板のプラットフォームを除く所定領域上に積層された下部クラッド層と、このプラットフォームを含み下部クラッド層上に積層された高さ調整用クラッド層とからなる基板積層体を作製する工程を有する。また、基板積層体上にコア層を形成した

後、当該コア層をエッチングしてパターン化することによって、プラットフォームの平坦面の端部近傍に、1つの端部を有するコアを形成する工程を有する。さらに、このコアの端部近傍の一部領域を残して、プラットフォーム上の上部クラッド層の全部および高さ調整用クラッド層の少なくとも一部を垂直にエッチング除去する工程を有する。これらを含む工程によって、請求項1記載の発明では、基板のプラットフォーム上に光素子が搭載され、かつコアへの光の出し入れを前記上部クラッド層を介して行うようにされた構造の光導波路装置が作製される。この製造方法によれば、コアを覆った上部クラッド層がコアパターン端部を過ぎたところで上部クラッド層を除去することになるため、導波路端面を形成する際エッチングすべき膜厚が減少し、必要なエッチング時間が短縮できる。なお、この製造方法によれば、光導波路の端部と光素子の端部とは幾分離開することになるけれども、光接続損は実用上十分な程度に抑えることができる。請求項2記載の発明は、溝の端部が傾斜面となるV溝が形成された基板と、下部クラッド層とコアと上部クラッド層とからなり、V溝の長手方向に延在して基板上に形成された光導波路と、V溝に固定された光ファイバとを備え、V溝端部での傾斜面の領域で光導波路の端部と前記光ファイバの端部とを対向させて光接続されるようにされた光導波路装置に関するものである。そして、この光導波路の端部に、この端部を円弧形状等の2次元レンズ形状で囲む、上部クラッド層のクラッド領域が設けられている、ことを特徴とする。この構成によれば、レンズ効果により、光導波路と光ファイバコア間の距離がSi V溝の傾斜分あっても、過剰な損失を生まないので、光接続損は実用上十分な程度に抑えることができ、従来のダイシングソーによる切り出し等が不要になり、製造が容易になる。

【0006】

【発明の実施の形態】次に、本発明の第1の実施の形態を図1～図3を用いて説明する。図1～図3は、本発明の製造方法の実施形態を示す工程説明図であり、ここでの光導波路装置は、光導波路と光素子との光接続構成を有するものである。この実施形態では、まず、図1(A)に示すように、鏡面研磨された表面の結晶面が(100)面のSi基板1を用い、Si基板1表面および裏面に熱酸化によりSiO₂層2を200nm形成し、図1(B)に示すように、10%弗化酸水溶液(HF水溶液)を用いた通常のフォトリソ工程によりSiO₂層2の不要部分を除去し、パターン化する。次に、パターン化されたSiO₂層2をマスクとして、Si基板1を80%KOH水溶液80℃で、25μm異方性エッチングし、その後、図1(C)に示すように、SiO₂層2をHF水溶液にて溶解し、レーザダイオード搭載用のプラットフォーム3を形成する。次に、図1(D)に示すように、Si基板1の表面全体にプラズマCVD法

で、TEOS(テトラエトキシシラン)+O₂ガスにC₂F₆ガスを混入させ、屈折率が1.4510で厚さが30μmのSiO₂の下部クラッド層4を形成し、その後、図1(E)に示すように、下部クラッド層4のうち、プラットフォーム3より上の不要なSiO₂を研磨により除去する。

【0007】次に、図1(F)に示すように、下部クラッド層4の形成と同様な条件で4.5μmのSiO₂をプラズマCVD法で形成することにより、レーザダイオードの活性層位置と導波路コア層の高さを合わせるための高さ調整用クラッド層5を、プラットフォーム3を含め下部クラッド層4上に形成する。次に、連続して、図1(G)に示すように、TEOS(テトラエトキシシラン)+O₂ガスのみにより厚さ8μmのコア層6を形成し、その後、図1(H)に示すように、厚さ1μmのα-Si膜7を、ArガスとSiターゲットによるRFスパッタ装置を用いて形成する。次に、図1(J)に示すように、通常のホテルソ技術を用いて、α-Si膜7上に有機レジストパターンを作製し、リアクティブイオンエッチング法でHBrガスをを用いて導波路形状に加工する。その際、α-Si膜7のパターンは、その端部がプラットフォーム3の端部付近で終わるようにされ、また、プラットフォーム3上のα-Si膜7はエッチング除去される。有機レジストはO₂プラズマでアッシング除去する。

【0008】次に、図2(K)に示すように、光導波路パターンのα-Si膜7をマスクとして用い、C₂F₆+C₂H₄ガスによりコア層6を、リアクティブイオンエッチング法で、導波路形状に断面形状が垂直になるようにパターン化し、その後、同一真空内でα-Si膜7をSF₆ガスで除去する。この工程で、プラットフォーム3の端部近傍で終端したコア6が形成される。次に、図2(L)に示すように、厚さ15μmの上部クラッド層8を、下部クラッド層4の形成と同様な条件でプラズマCVD法で形成し、その後、図2(M)に示すように、上部クラッド層8の表面全面にWSix膜9をスパッタ法で1μm形成する。次に、図2(N)に示すように、コア6の影響で上部クラッド8の表面が傾斜した導波路領域を残すように、通常のフォトリソ工程でレジストパターンを形成し、図2(N)に示すように、リアクティブイオンエッチング法でCF₄+CHF₃ガスをを用い、WSix膜9をエッチングする。この時のエッチングで形成される導波路端面はコア端からSiプラットフォーム側に損失を押さえるために大凡8μm以内の範囲に設定する。次に、図2(P)に示すように、エッチング後のこのWSix膜9をマスクとして、C₂H₄+C₂F₆ガスをを用い、上部クラッド層8と高さ調整用クラッド層5とを、厚さ1μm残して18.5μmエッチングし、その後、図2(Q)に示すように、WSix膜9をSF₆ガスでエッチング除去する。

【0009】次に、図3(R)に示すように、レーザダイオードのダイスボンディング用Cr/Au/Sn電極10を蒸着し、導波路部端面を基準にパターンニングし、その後、図3(S)に示すように、レーザダイオード11を搭載する。以上のように、この実施形態の製造方法によれば、コアを覆った上部クラッド層がコアパターン端部を過ぎたところで上部クラッド層を除去するため、石英導波路端面部を形成する際、エッチングすべき膜厚が減少しエッチング時間が短縮される。しかも、石英層が薄いためにエッチング時に用いるマスク材の厚さも薄くて、マスク材のエッチング時間も低減できる。ここで、光導波路の端部と光素子との間は、上部クラッド層が介在する分、離間することになるが、上部クラッド層をコア端部から大凡8 μ m以内程度を目安にしてその範囲内でエッチングして端面を出すことで、光ファイバとの光接続を実用上十分低損失で行うことができる。

【0010】次に、本発明の第2の実施の形態を図4～図7を用い、製造工程に沿って説明する。図4～図6は、本発明の光導波路装置の実施形態の製造方法を示す工程説明図、図7は、本発明の光導波路装置の実施形態を示す要部構成図であり、ここでの光導波路装置は、光導波路と光ファイバとの光接続構成を有するものである。この実施形態の光導波路装置の製造においては、まず、図4(A)に示すように、Si基板21を用い、光ファイバをSi基板21上で導波路に位置を合わせて支えるV溝を形成するためのマスク材とするSiO₂膜22を熱酸化により200nm形成する。次に、図4(B)に示すように、V溝形成用有機レジストパターン23を通常のフォトリソ工程で作成し、その後、図4(C)に示すように、有機レジストパターン23とCF₄+O₂(5%)ガスとを用いて、SiO₂膜22をリアクティブイオンエッチング装置でエッチングする。次に、図4(D)に示すように、KOH水溶液(80%)80℃に浸し、115分放置して深さ133 μ mのV溝25を形成し、湯煎し、水洗した後、図4(E)に示すように、HF水溶液にてSiO₂膜22をすべてエッチング除去する。

【0011】次に、図5(F)に示すように、Si基板1の表面全体にプラズマCVD法でTEOS(テトラエトキシシラン)+O₂ガスにC₂F₆ガスを混入させ、屈折率が1.4510で厚さが25 μ mのSiO₂の下部クラッド層26を形成し、その後、連続して、TEOS(テトラエトキシシラン)+O₂ガスのみにより、クラッド層より屈折率を0.3%低減したコア層27を8 μ m形成する次に、図5(G)に示すように、厚さ1 μ mの α -Si膜28を、ArガスとSiターゲットによるRFスパッタ装置で形成し、その後、図5(H)に示すように、通常のプロセス技術を用いて、 α -Si膜28上に有機レジストパターンを作製し、リアクティブイオンエッチング法でHBrガスをを用いて α -Si膜28を

導波路形状に加工する。その際、 α -Si膜28のパターンは、その端部がV溝25の端部付近で終わるようになし、また、 α -Si膜28は光ファイバ接続端面部も同時にエッチングされることになる。有機レジストはO₂プラズマでアッシング除去する。次に、図5(J)に示すように、光導波路パターン α -Si膜28をマスクとして用い、C₂F₆+C₂H₄ガスによるリアクティブイオンエッチング法で、コア層を、導波路形状に断面形状が垂直になるようにパターン化してコア27を形成し、その後、同一真空内で α -Si28をSF₆ガスで除去する。次に、図5(K)に示すように、厚さ15 μ mの上部クラッド層29を、下部クラッド層26の形成と同様な条件でプラズマCVD法で形成し、その後、図5(L)に示すように、上部クラッド層29の表面全面にWSix膜30をスパッタ法で1 μ m形成する。

【0012】次に、図6(M)に示すように、必要な導波路領域を残すように通常のフォトリソ工程でレジストパターンを形成し、リアクティブイオンエッチング法でCF₄+CHF₃ガスをを用い、WSix膜30をエッチングする。この際、コア27の端部において、小さな2次元レンズ形状のクラッド領域が形成できるように、レンズ形状の領域31を有するWSix膜30が形成される。次に、図6(N)に示すように、このWSix膜30をマスクとし、C₂H₄+C₂F₆ガスをを用い、上部クラッド層29をエッチング除去し、その後、図6(P)に示すように、WSix膜30を、SF₆ガスでエッチング除去する。その後、光ファイバをV溝に挿入し、接合面に屈折率が光ファイバコアと同じ紫外線硬化樹脂を塗布して接着することによって、完成する。図7は 紫外線硬化樹脂を塗布前の光導波路装置の要部構成を示したものであり、光導波路装置は、溝の端部が傾斜面25aとなるV溝25が形成された基板21を用い、下部クラッド層26とコア27と上部クラッド層29とからなりV溝の長手方向に延在して基板21上に形成した光導波路と、基板21のV溝25に配置した光ファイバ10とを、基板21のV溝傾斜面25aの領域で、光接続させるタイプのものである。そして、この実施形態の光導波路装置は、図7において、光導波路のコア27の端部に、当該端部を2次元レンズ形状で囲む、上部クラッド層29のクラッド領域29aが設けている。このように、上部クラッド層29を平面的に見て凸型のレンズ構造としたので、光導波路からの光は光ファイバ10のコア11に集光される。以上のように、この実施形態によれば、ダイシングソウによるSi端面の切り出し等の工程が必要ないため、製造が容易である。また、この実施形態においては、光導波路と光ファイバコア間の距離が、Si基板のV溝傾斜分存在することになるが、光導波路端部における上部クラッド領域のレンズ効果により、過剰な損失を生まず、光接続損を実用上十分小さく抑えることができる。

【0013】

【発明の効果】以上説明したように、光導波路と光素子との光接続を行う光導波路装置に関する本発明の製造方法においては、光導波路のコアを形成する際に、コア端部をプラットフォームの平坦面の端部近傍に位置付けておき、プラットフォーム上のエッチングにおいては、クラッド層のみエッチングするようにしているため、必要なエッチング時間が短縮できる効果がある。また、光導波路と光ファイバとの光接続を行う光導波路装置においては、光導波路の端部に2次元レンズ形状のクラッド領域を設けているため、製造が簡単でかつ光接続損を実用上十分小さくできる効果がある。

【図面の簡単な説明】

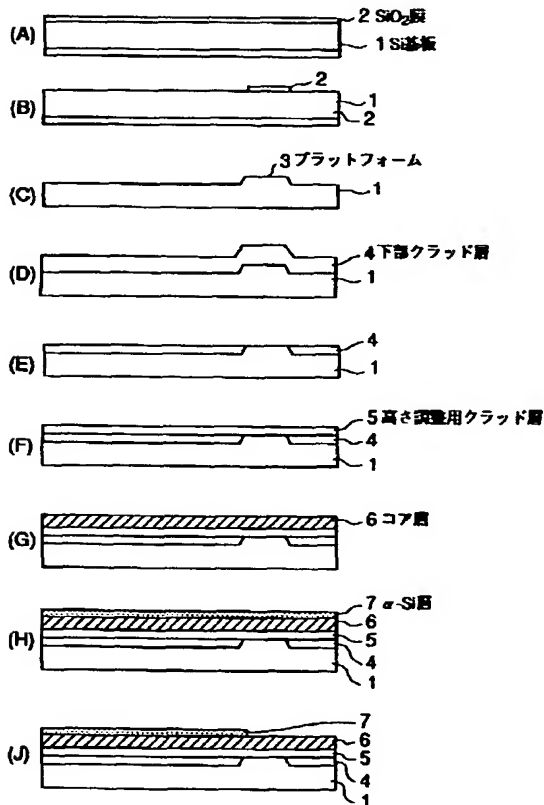
【図1】本発明の第1の実施の形態を示す工程説明図

【図2】本発明の第1の実施の形態を示す工程説明図

【図3】本発明の第1の実施の形態を示す工程説明図

【図4】本発明の第2の実施の形態の光導波路装置における製造方法を示す工程説明図

【図1】



【図5】本発明の第2の実施の形態の光導波路装置における製造方法を示す工程説明図

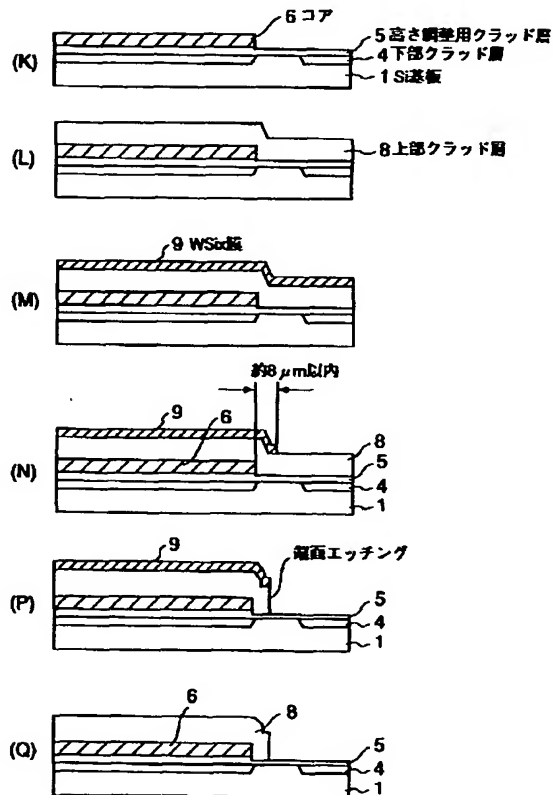
【図6】本発明の第2の実施の形態の光導波路装置における製造方法を示す工程説明図

【図7】本発明の第2の実施の形態を示す要部構成図

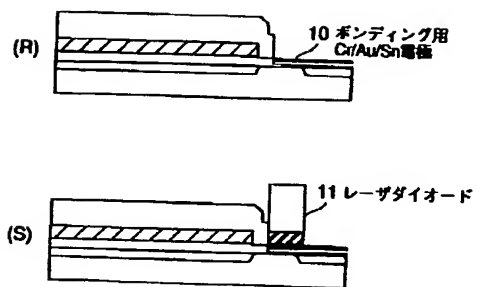
【符号の説明】

- | | |
|----|--------------------|
| 1 | Si基板 |
| 2 | SiO ₂ 膜 |
| 3 | プラットフォーム |
| 4 | 下部クラッド層 |
| 5 | 高調整用クラッド層 |
| 6 | コア層 |
| 7 | α-Si層 |
| 8 | 上部クラッド層 |
| 9 | WSix |
| 10 | ボンディング用Cr/Au/Sn10 |
| 11 | レーザダイオード |

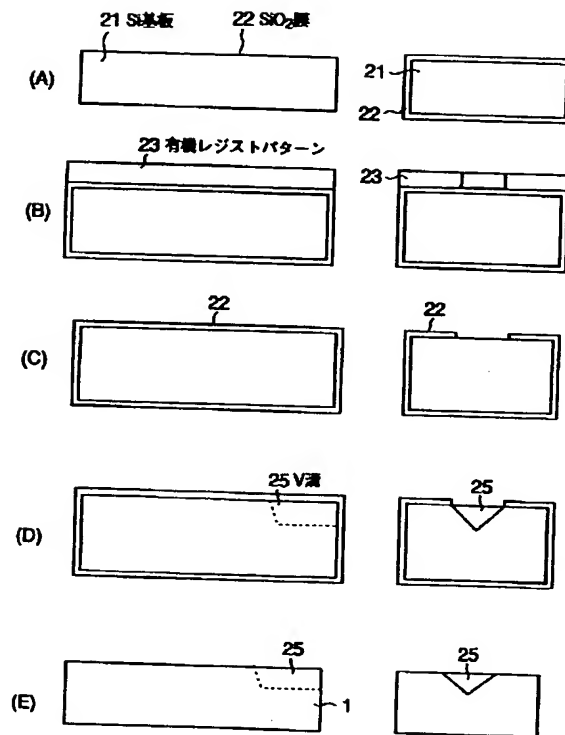
【図2】



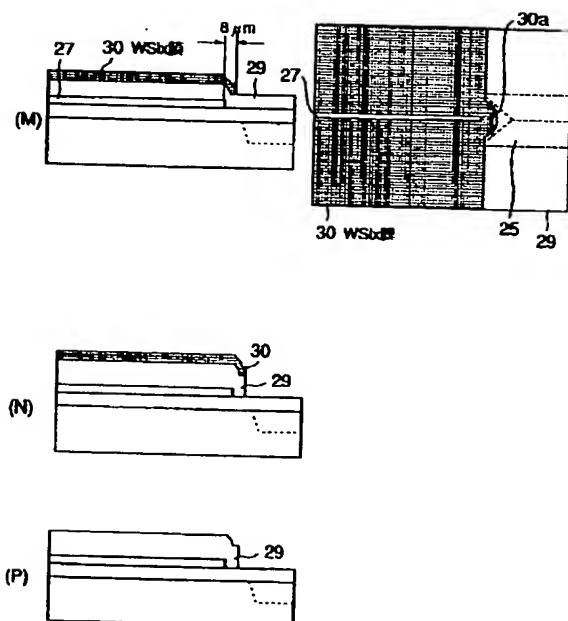
【図3】



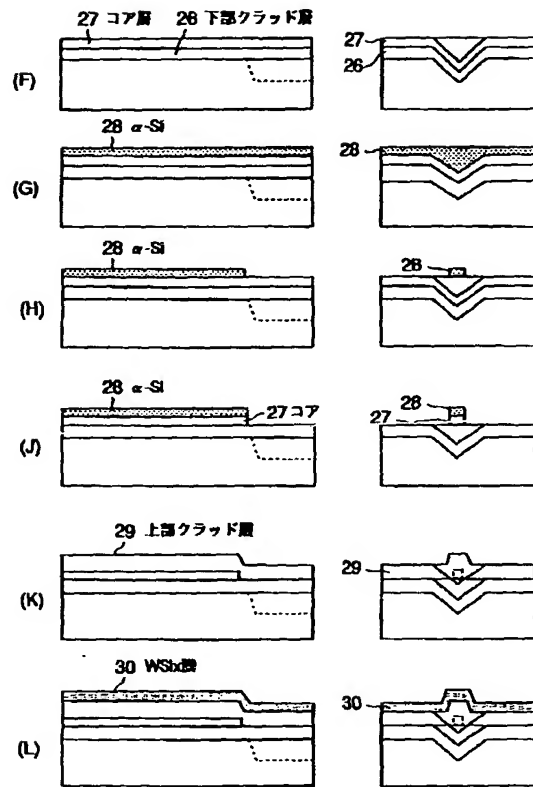
【図4】



【図6】



【図5】



【図7】

